

06.11.00

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENTREC'D 26 JAN 2001
WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年10月 6日

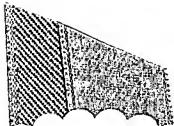
EUV

出願番号
Application Number:

平成11年特許願第285549号

出願人
Applicant(s):

松下電器産業株式会社



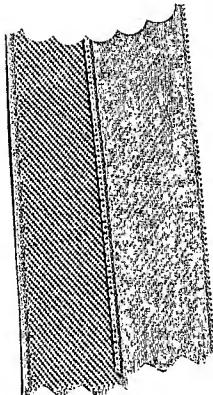
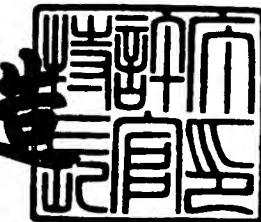
PRIORITY DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2001年 1月12日

特許庁長官
Commissioner,
Patent Office

及川耕祐



出証番号 出証特2000-3110757

【書類名】 特許願
【整理番号】 2036410286
【提出日】 平成11年10月 6日
【あて先】 特許庁長官殿
【国際特許分類】 G02F 1/133

【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内
【氏名】 木村 雅典

【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内
【氏名】 熊川 克彦

【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内
【氏名】 井上 一生

【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社

【代理人】
【識別番号】 100097445
【弁理士】
【氏名又は名称】 岩橋 文雄

【選任した代理人】
【識別番号】 100103355
【弁理士】
【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【ブルーフの要否】 不要

【書類名】 明細書

【発明の名称】 液晶表示パネル

【特許請求の範囲】

【請求項1】 液晶層を挟持して対向する2枚の基板のうち、一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、前記ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、前記スイッチング素子に接続された画素電極、前記画素電極と対峙するようになされた共通電極、前記共通電極を連結する共通配線、及び前記液晶層表面に形成された配向層とを少なくとも備えた液晶表示パネルにおいて、前記各配線あるいは前記各電極とは別に、すくなくとも一部が前記液晶層あるいは配向層に接するように中和電極を形成したことを特徴とする液晶表示パネル。

【請求項2】 液晶層を挟持して対向する2枚の基板のうち、一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、前記ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、前記スイッチング素子に接続された画素電極、前記画素電極と対峙するようになされた共通電極、前記共通電極を連結する共通配線、及び前記液晶層表面に形成された配向層とを少なくとも備えた液晶表示パネルにおいて、前記各配線あるいは前記各電極とは別に、すくなくとも一部が前記液晶層あるいは配向層に接するように中和電極を形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けることを特徴とする液晶表示パネル。

【請求項3】 液晶層を挟持して対向する2枚の基板のうち、一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、前記ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、前記スイッチング素子に接続された画素電極、前記画素電極と対峙するようになされた共通電極、前記共通電極を連結する共通配線、及び前記液晶層表面に形成された配向層とを少なくとも備えた液晶表示パネルにおいて、前記各配線あるいは前記各電極とは別に、すくなくとも一部が前記液晶層あるいは配向層に接するように前記ゲート信号配線に沿って中和電極を形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けることを特徴とする液晶表示

パネル。

【請求項4】 液晶層を挟持して対向する2枚の基板のうち、一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、前記ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、前記スイッチング素子に接続された画素電極、前記画素電極と対峙するようにな形成された共通電極、前記共通電極を連結する共通配線、及び前記液晶層表面に形成された配向層とを少なくとも備えた液晶表示パネルにおいて、すくなくとも一部が前記液晶層あるいは配向層に接するように前記他方の基板の対向面側に前記ゲート信号配線に沿って中和電極を形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けることを特徴とする液晶表示パネル。

【請求項5】 液晶層を挟持して対向する2枚の基板のうち、一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、前記ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、前記スイッチング素子に接続された画素電極、前記画素電極と対峙するようにな形成された共通電極、前記共通電極を連結する共通配線、及び前記液晶層表面に形成された配向層とを少なくとも備えた液晶表示パネルにおいて、すくなくとも一部が前記液晶層あるいは配向層に接するように前記ゲート信号配線あるいは前記映像信号配線に沿って遮光性の中和電極を形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けるとともに、この中和電極がブラッシュマトリクスとなることを特徴とする液晶表示パネル。

【請求項6】 中和電極がカラーフィルタ基板側に形成されていることを特徴とする請求項1から5のいずれかに記載の液晶表示パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置、特に基板面にほぼ平行な電界を加えることによって液晶を駆動するIPSモードの液晶表示パネルに関するものである。

【0002】

【従来の技術】

薄膜トランジスタ（TFT）を用いたアクティブマトリクス型液晶ディスプレイは薄型化、軽量化、低電圧駆動可能などの長所によりカムコーダ用のディスプレイやパーソナルコンピューター、パーソナルワードプロセッサーのディスプレイなど種々の分野へ利用されており、大きな市場を形成している。

【0003】

特に近年、パーソナルコンピューター用途では大画面化への対応から、より広視野角を有する液晶表示パネルへの要求が高まっており、これに対応し、液晶表示パネルの視野角を広げる方式として、同一基板上に画素電極及び対向電極を形成し、横方向の電界を印加することにより液晶分子を動作させる横電界方式が特開平6-160878号公報等で提案されている。この方式はIPS（In-Plane-Switching）モードあるいは樹形電極方式とも呼ばれており、この表示方式では、液晶分子の長軸は基板と常にほぼ平行であるため立ち上がることがなく、従つて視角方向を変えた時の明るさの変化が小さく広い視野角が得られる。

【0004】

しかしながら、このIPSモードのTFT液晶ディスプレイを連続して使用していると、黒い点状に見える表示むらが発生する場合がある。この黒点状のむらは、表示品位を低下させるために非常に問題である。この黒点状の表示むらの対策、解決方法については、特開平10-206857号に言及されている。それによれば、黒点状のむらは画素電極、ソース信号配線の保護層のクラック部分で電気化学反応が起こり、イオン性物質が生成することによって液晶層の電圧保持率が低下して発生するとしている。そして、保護層の厚みを電極厚みに比べて厚くする、または有機高分子の保護層を形成することで、黒点むらを解消出来るとしている。

【0005】

以下、従来の液晶表示パネルについて図面を用いて説明する。

【0006】

図10は従来の液晶表示パネルを構成するアレイ基板の1画素の平面を表す模式図、図11、12は図10におけるB-B'、A-A'断面図である。図10において101はゲート信号配線、103は共通電極で同じ層に形成されている

。絶縁層104がその上層に形成され、更に半導体層106からなる薄膜トランジスタ(TFT)107、ソース信号配線108、画素電極109がパターン形成され、その上層に保護層111が堆積されアレイ基板を構成している。このアレイ基板及び、このアレイ基板に対向するカラーフィルタ基板の対向面側に配向膜113が形成され、更に両基板間には液晶層114が形成され液晶表示パネルを構成している。

【0007】

上記のような液晶表示パネルの製造工程においては非常に微細な加工プロセスが要求されるため、プロセス上で異物が存在した場合、これに起因してゲート信号配線とソース信号配線の交差部分やゲート信号配線と共通電極の近接部分等でショートが発生し、生産歩留まりを低下させる大きな要因となっている。図10～12に示すように、同一面上にゲート信号配線101と共通電極103を形成する場合、通常スパッタリング法等により電極材料を堆積させた後、フォトリソグラフ法を用いてパターン形成を行うが、図10及び図12に示すようにレジスト材料等に含まれた異物115が電極材料を除去すべき箇所に存在した場合、この異物によって露光が出来ず、本来図11に示すように除去され別々の配線・電極として形成されるべき箇所が残り、図12に示すように連続した配線となってショート不良を起こしてしまう場合がある。

【0008】

通常このショート箇所は液晶表示パネル中、数ヶ所程度である場合が多く、この対策としてレーザー等の手段によって切断を行うことによりこの部分のリペアを行うことが非常に有効な歩留まり向上の手段となっている。

【0009】

【発明が解決しようとする課題】

しかしながらレーザーリペアを行うことによって、上述のように保護層のクラックが発生しないように保護層の厚みを厚く形成した場合でも、図13に示すようにゲート信号配線の切断面が液晶層に露出てしまい、上述の電気化学反応を起こし黒点むらを発生させてしまうという課題があった。この対策としては、画素電極、ソース信号配線、共通配線、共通電極から液晶層へ直接ゲート信号配線

に対し正の電位を供給し、生成したイオン性物質を中和することも考えられるが、これらの配線・電極はいずれも液晶層を駆動するのに必要なものであり、この配線・電極の駆動に必要な電位が液晶との電極反応によって変化してしまうのは表示画質の点で問題となるばかりでなく、長期に亘る信頼性の観点からも好ましくない。

【0010】

本発明は上記従来の液晶表示パネルの不都合に鑑みて創案されたものであり、レーザーリペアを行った場合やゲート信号配線上の絶縁層にピンホール等の欠損が存在する場合でも黒点むらが発生しない液晶表示パネルを提供することを目的とする。

【0011】

【課題を解決するための手段】

上記目的を実現するために本発明の液晶表示パネルは少なくとも以下の構成を有している。

【0012】

手段1においては、ソース信号配線、ゲート信号配線、画素電極、共通電極、共通配線以外に、中和電極が液晶層あるいは配向層に接するように構成されている。

【0013】

手段2においては、ソース信号配線、ゲート信号配線、画素電極、共通電極、共通配線以外に、中和電極を液晶層あるいは配向層に接するように形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けるように構成されている。

【0014】

手段3においては、ソース信号配線、ゲート信号配線、画素電極、共通電極、共通配線以外に、ゲート信号配線に沿って中和電極を液晶層あるいは配向層に接するように形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けるように構成されている。

【0015】

手段4においては、ゲート信号配線を形成した基板と対向する基板上に、ゲート信号配線に沿って中和電極を液晶層あるいは配向層に接するように形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けるように構成されている。

【0016】

手段5においては、ゲート信号配線を形成した基板と対向する基板上に、中和電極を液晶層あるいは配向層に接するように形成し、この中和電極にゲート信号配線に対し正の電位を供給する手段を設けるとともに、この中和電極がブラックマトリクスとなるように構成されている。

【0017】

手段1においては、中和電極を液晶層あるいは配向層と接するように設けることによって黒点むらの発生が抑制される。この理由は以下のように考えられる。

【0018】

すなわち黒点むらの発生原因は、ほとんどの期間が負電位となっているゲート信号配線から、レーザーリペアやピンホール等により発生した上層の絶縁層欠陥部を通じて、液晶層への電子注入が起こりイオン（アニオン）が生成することによるものであり、生成したイオンは中和されることができないため欠陥部近傍の液晶中のイオン濃度が高くなり、電圧保持率が低下して黒く見える。これを模式的に表したのが図13である。

【0019】

しかし液晶層へ直接露出しているか、あるいは配向膜を介して液晶層と電気的に通じている中和電極がある場合には、中和電極で再び電子を電極に与えることが出来るため、絶縁層欠陥部近傍のイオン濃度はあまり増大せず、電圧保持率の低下を最小限に抑え、黒点むらの発生を抑制出来るのである。これを模式的に表したのが図14である。

【0020】

手段2においては、中和電極にゲート信号配線に対し正の電位を供給する手段を設けることで、より効果的に生成したアニオンを中和し、黒点むらの発生を抑制することが出来る。

【0021】

また手段3では中和電極をゲート信号配線に沿って形成しているため、アニオニン発生源から画素へ拡散していく前に、より効率的に生成されたアニオンを中和出来る。

【0022】

手段4においては中和電極を対向基板上に形成しており、これによってゲート信号線との間隔が広がりゲート信号配線との間に形成される寄生容量を低減出来、ゲート信号の遅延に対する影響を無くする事が出来る。

【0023】

手段5においては中和電極をブラックマトリクスとして、電極形成工数を低減出来る。

【0024】

【発明の実施の形態】

以下本発明の液晶表示パネルについて図面を用いてより具体的に説明する。

【0025】

(実施の形態1)

画面の対角15.2インチ、アスペクト比16:9、解像度が縦768X横1364RGBのIPSモードTFT液晶表示パネルを以下のようにして作製した。このパネルの画素部におけるアレイ形状の平面模式図を図1に、図1におけるA-A'断面模式図を図2に示す。

【0026】

図1、図2においてガラス基板をベースにしたアレイ基板20上にゲート信号配線1、共通配線2、共通電極3はアルミニウムを主成分とする金属膜で成膜し、フォトリソグラフ法で同一平面状にパターン形成した。ゲート信号配線として使用する材料は配線抵抗の低い金属が望ましいが、とくにアルミニウム系金属に限定するものではなく、また、単層膜でも多層膜であってもよい。次に絶縁層4として前記アルミニウム膜の陽極酸化層と窒化珪素(SiNx)を、半導体層6としてアモルファスシリコンを堆積した後、ゲート信号配線1上の絶縁層の一部を取り除き、スパッタリング法によりアルミニウム/チタン(Al/Ti)の2

層を堆積させてスイッチング素子となる薄膜トランジスタ（TFT）7、ソース信号配線8、画素電極9をフォトリソグラフ法でパターン形成するとともに、画素電極9と共に配線2の間で蓄積容量10を形成した。更に保護層11としてCVD法により窒化珪素（SiNx）を堆積させた後、その上層に中和電極12としてアルミニウムを主成分とする金属膜を成膜しフォトリソグラフ法でゲート信号配線に沿ってパターン形成し、また表示領域外で各中和電極が連結するように形成した。

【0027】

この上記のように形成されたアレイ基板20と、このアレイ基板と対向してブラックマトリクス及びRGBが形成されたカラーフィルタ基板21の対向面側に配向膜13（AL5417：JSR製）を印刷形成し、ラビング処理を施した後、ギャップ3.5μm間隔で両基板を貼り合わせ、液晶14を真空注入しIPSパネルを形成した。注入した液晶は、P型成分としてシアノ置換フェニルシクロヘキサンを主成分とするP型のネマチック液晶である。液晶は電界無印加時には上下基板間で捻れを持たずに配向しており、そのダイレクター方向は、ゲート信号配線1と80度の角度を成している。偏光板は基板の上下に互いの偏光軸を直交させ、かつ一方の偏光軸を液晶のダイレクター方向と一致させて貼り付けた。

【0028】

以上のように作成した液晶表示パネルにおいて、レーザーリペアを行うのと同様にゲート信号配線部分にレーザービームを照射し、ゲート信号配線部が液晶層に露出するようにした。

【0029】

このパネルに駆動回路を接続し、60℃の雰囲気温度中で300時間まで連続駆動させたが、約300時間まではゲート信号配線上の絶縁層の欠損部分から黒点むらの発生は認められず、300時間で微小な黒点むらの発生が認められた。

【0030】

本実施の形態では画素電極およびソース信号配線上に絶縁層が存在せず、電極が露出しているため、ゲート信号配線上の絶縁層の欠損部分があつても黒点むら発生を最小限に抑制することが出来る。

【0031】

尚、本実施の形態では中和電極をアルミニウムを主成分とする金属により形成しているが、ITO等の電極材料としても良い。

【0032】

また中和電極12をソース信号配線上にも形成しているが、図3に示すようにゲート信号配線1上のみに形成し、表示領域外で各中和電極が連結するように形成しても良い。この場合にはソース信号配線8と中和電極12との間に形成される寄生容量をなくすることが出来、ソース信号の遅延を抑制出来る。また、図4に示すように中和電極11をゲート信号配線1上からずらして形成しても良く、この場合にはゲート信号配線と中和電極との間に形成される寄生容量を低減出来、ゲート信号の遅延を抑制出来る。ゲート信号配線1と中和電極12の層間に形成している保護層10についても、寄生容量の抑制、ピンホール発生確率の低減の観点から厚みを厚く形成した方がよく2000Å以上、好ましくは3500Å以上の厚みで形成する方が良い。

【0033】

更に、中和電極12として金属クロムやポリピロール等の導電性高分子を主体とした遮光性のある材料を用い、図5に示すようにゲート信号配線1と共に電極3の間隙やソース信号配線と共に電極の間隙を遮光するように形成しても良い。この場合にはカラーフィルタ基板21上のブラックマトリクスを形成する必要がなくなり、工数やコストの削減が可能となる。

【0034】

(比較例1)

画面の対角15.2インチ、アスペクト比16:9、解像度が縦768X横1364RGBのIPSモードTFT液晶表示パネルを以下のようにして作製した。このパネルの画素部におけるアレイ形状の平面模式図を図10に、断面模式図を図11に示す。

【0035】

図10、11においてゲート信号配線101、共通電極103はアルミニウムを主成分とする金属膜を製膜し、フォトリソグラフ法で同一平面状にパターン形

成した。ゲート信号配線として使用する材料は配線抵抗の低い金属が望ましいが、とくにアルミニウム系金属に限定するものではなく、また、単層膜でも多層膜であってもよい。次に絶縁層として前記アルミニウム膜の陽極酸化層と窒化珪素(SiNx)、半導体層としてアモルファスシリコンを堆積した後、ゲート信号配線1上の陽極酸化層と窒化珪素層の一部を取り除き、さらにスパッタリング法によりアルミニウム/チタン(Al/Ti)の2層を堆積させて薄膜トランジスタ(TFT)、ソース信号配線108、画素電極109をフォトリソグラフ法でパターン形成した。画素電極109とゲート信号配線の間で蓄積容量110を形成した。さらに画素部全面に保護層111として窒化珪素(SiNx)を堆積した。

【0036】

このアレイ基板とカラーフィルタ基板をギャップ3.5μm間隔で貼り合わせ、液晶を真空注入してIPSパネルを形成した。注入した液晶は、p型成分としてシアノ置換フェニルシクロヘキサンを主成分とするp型のネマチック液晶である。液晶は電界無印加時には上下基板間で捻れを持たずに配向しており、そのダイレクター方向は、ゲート信号配線1と80度の角度を成している。偏光板は基板の上下に互いの偏光軸を直交させ、かつ一方の偏光軸を液晶のダイレクター方向と一致させて貼り付けた。

【0037】

ゲート信号配線上の絶縁層の欠損部分をモデル的に作り込むために、ゲート信号配線部分にレーザービームを照射し、ゲート信号配線部の絶縁層の一部を除去した。

【0038】

このパネルに駆動回路を接続し、60°Cの雰囲気温度中で連続駆動させたところ、20時間でゲート信号配線上の絶縁層の欠損部分から黒点むらの発生が認められた。

【0039】

本比較例ではゲート信号配線上の絶縁層の欠損部分近傍において他の電極がすべて絶縁層で被覆されているため、比較的短時間で黒斑点が発生してしまう。

【0040】

(実施の形態2)

実施の形態1で作成した液晶表示パネルに駆動回路を接続するとともに中和電極の一端をこの駆動回路の電源回路に接続し、+6Vの電位を印加するようにした。このパネルを60℃の雰囲気温度中で500時間まで連続駆動させたが、ゲート信号配線上の絶縁層の欠損部分から黒点むらの発生は認められなかった。

【0041】

(実施の形態3)

中和電極の形成を除いて実施の形態1と同様にしてアレイ基板を形成した。このアレイ基板と対向し、ブラックマトリクス及びRGBが形成されたカラーフィルタ基板21のブラックマトリクス上に図6、7に示すように実施の形態1と同様の方法で中和電極をパターン形成した。この両基板の対向面側に配向膜(AL5417:JSR製)を印刷形成し、ラビング処理を施した後、図のようにギャップ3.5μm間隔で両基板を貼り合わせ、P型成分としてシアノ置換フェニルシクロヘキサンを主成分とするP型のネマチック液晶を真空注入してIPSパネルを形成した。偏光板は基板の上下に互いの偏光軸を直交させ、かつ一方の偏光軸を液晶のダイレクター方向と一致させて貼り付けた。

【0042】

以上のように作成した液晶表示パネルにおいて、レーザーリペアを行うのと同様にゲート信号配線部分にレーザービームを照射し、ゲート信号配線部が液晶層に露出するようにした。

【0043】

このパネルに駆動回路を接続するとともに、中和電極の一端を駆動回路の電源に接続し、+6Vの電位を印加するようにした。この液晶表示パネルを60℃の雰囲気温度中で500時間まで連続駆動させたが、ゲート信号配線上の絶縁層の欠損部分から黒点むらの発生は認められなかった。

【0044】

本実施の形態では中和電極が形成されているため、ゲート信号配線上の絶縁層の欠損部分があっても黒点むら発生を防止することが出来る。また本実施の形態

では、中和電極をアレイ基板側に形成せずカラーフィルタ基板側に形成したため、ゲート信号配線や映像信号配線の寄生容量がほとんど増加せず、信号の遅延のない液晶表示パネルが得られる。

【0045】

尚、本実施の形態においては中和電極をソース信号配線上にも形成したが図8に示すようにゲート信号配線上のみに形成しても良い。また中和電極をブラックマトリクス上に別に形成したが、図9に示すようにブラックマトリクスを導電性の材料、例えば金属クロムやポリピロール等の導電性高分子を主体として形成し、ブラックマトリクス自身を中和電極としても良い。この場合は中和電極を別途形成する必要がないので、工数やコストの削減が可能となる。

【0046】

【発明の効果】

以上のように本発明によれば、中和電極を設けることによってレーザーリペアを行った場合やゲート信号配線上の絶縁層にピンホール等の欠損が存在する場合でも黒点むらが発生しない液晶表示パネルを得ることが出来容易に表示品位の高いパネルを製造することが可能となる。

【図面の簡単な説明】

【図1】

実施の形態1の液晶表示パネルにおけるアレイ基板の画素部の形状を示す平面模式図

【図2】

実施の形態1の液晶表示パネルにおける図1のA-A'部の形状を示す断面模式図

【図3】

実施の形態1の液晶表示パネルにおけるアレイ基板の画素部の形状を示す平面模式図

【図4】

実施の形態1の液晶表示パネルにおけるアレイ基板の画素部の形状を示す平面模式図

【図5】

実施の形態1の液晶表示パネルにおける画素部の形状を示す断面模式図

【図6】

実施の形態3の液晶表示パネルにおけるカラーフィルタ基板の画素部の形状を示す平面模式図

【図7】

実施の形態3の液晶表示パネルにおける図6のA-A'部の形状を示す断面模式図

【図8】

実施の形態3の液晶表示パネルにおけるカラーフィルタ基板の画素部の形状を示す平面模式図

【図9】

実施の形態3の液晶表示パネルにおけるカラーフィルタ基板の画素部の形状を示す平面模式図

【図10】

従来及び比較例の液晶表示パネルにおけるアレイ基板の画素部の形状を示す平面模式図

【図11】

従来及び比較例の液晶表示パネルにおける図10のB-B'部の形状を示す断面模式図

【図12】

従来及び比較例の液晶表示パネルの異物付着時における図10のA-A'部の形状を示す断面模式図

【図13】

黒点むらの発生メカニズムを示す模式図

【図14】

黒点むらの抑制メカニズムを示す模式図

【符号の説明】

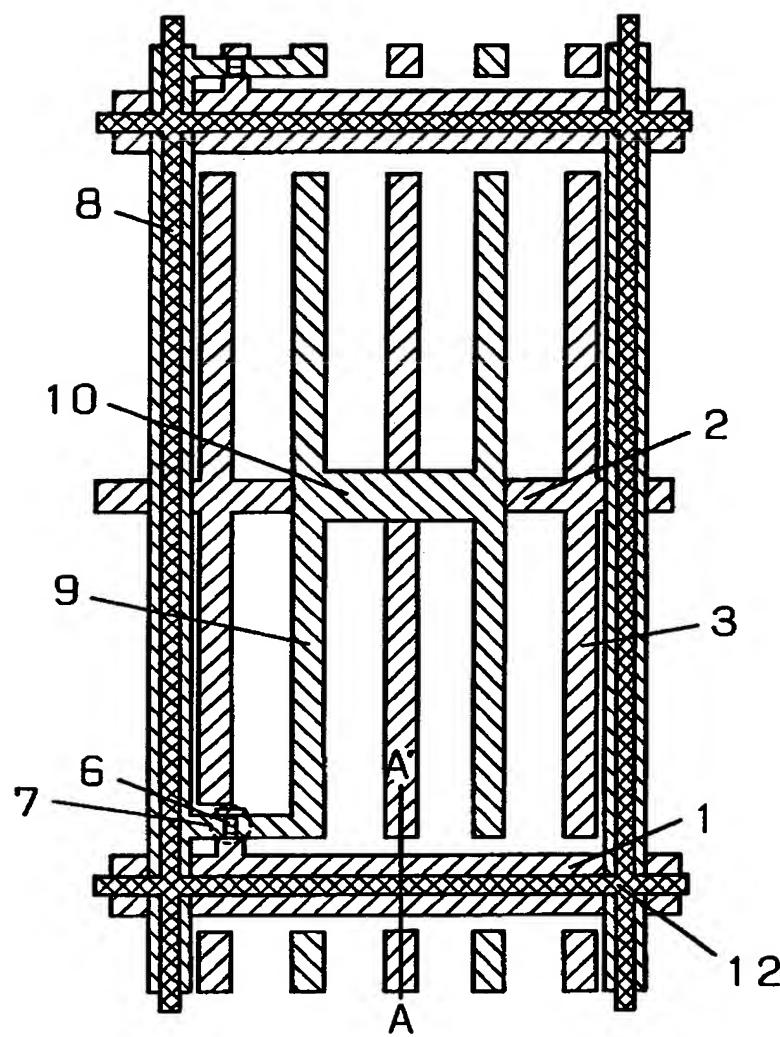
1 ゲート信号配線

- 2 共通配線
- 3 共通電極
- 4 絶縁層
- 7 薄膜トランジスタ（TFT）
- 8 ソース信号配線
- 9 画素電極
- 10 蓄積容量部
- 11 保護層
- 12 中和電極
- 13 配硬膜
- 14 液晶層
- 20 アレイ基板
- 21 カラーフィルタ基板
- BM ブラックマトリクス
- R カラーフィルタ（赤）
- G カラーフィルタ（緑）
- B カラーフィルタ（青）

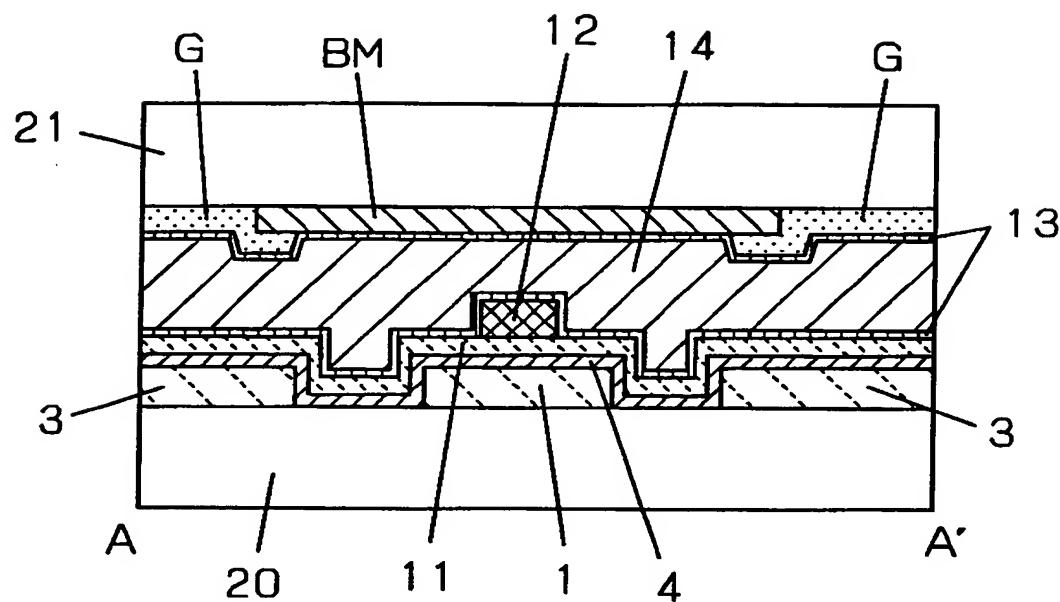
【書類名】

図面

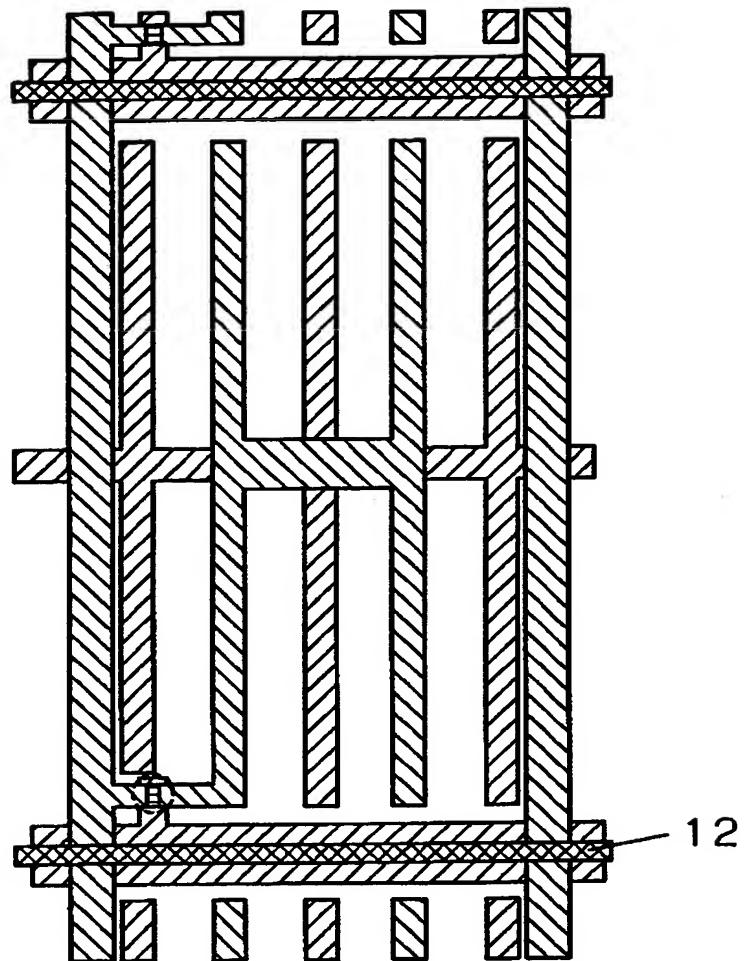
【図1】



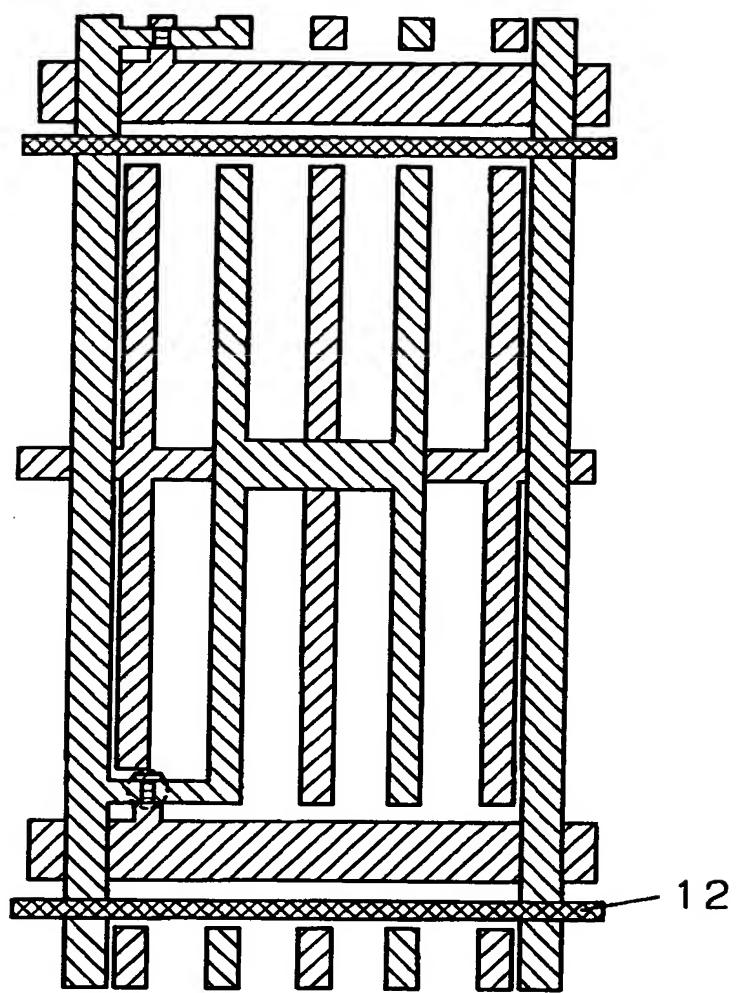
【図2】



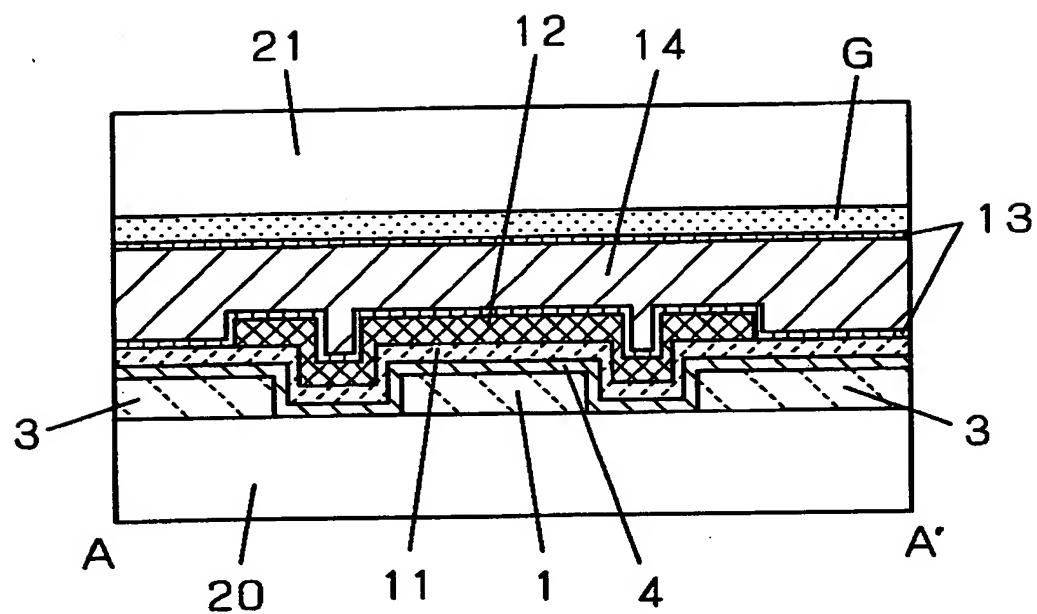
【図3】



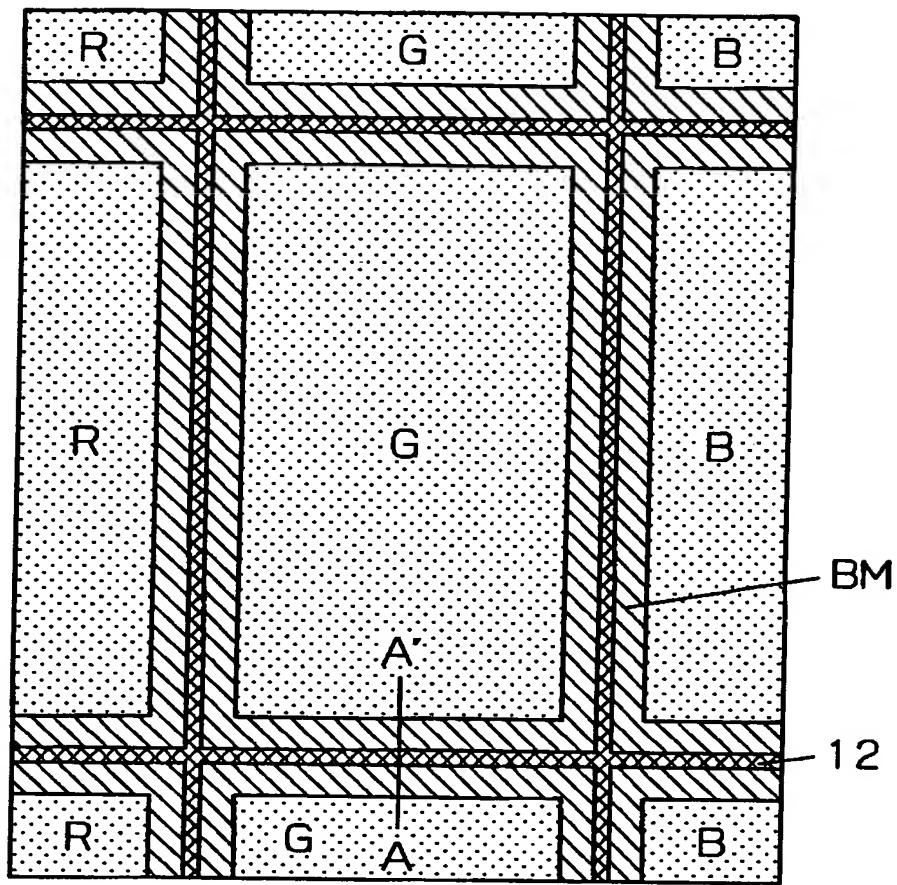
【図4】



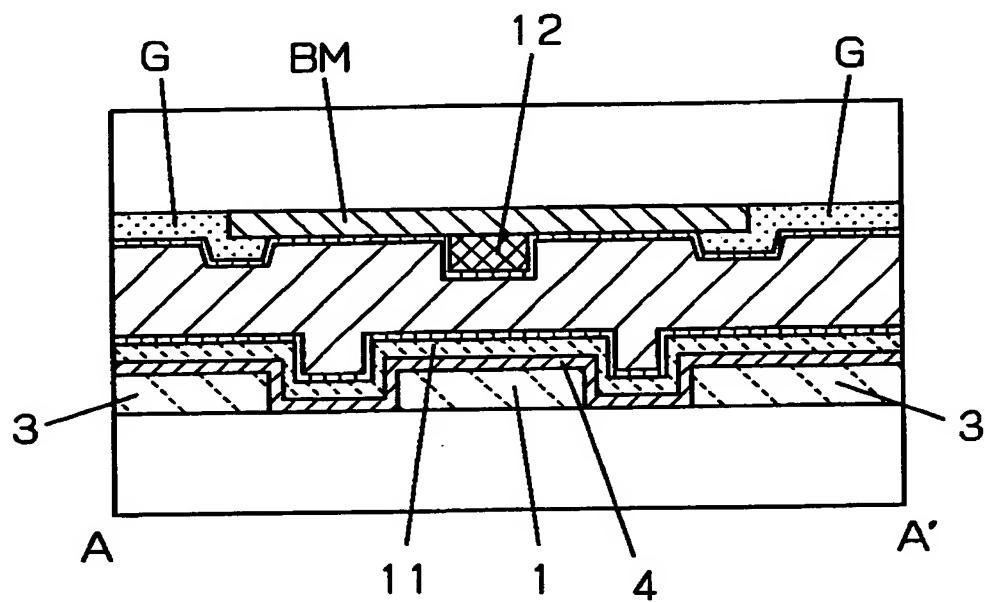
【図5】



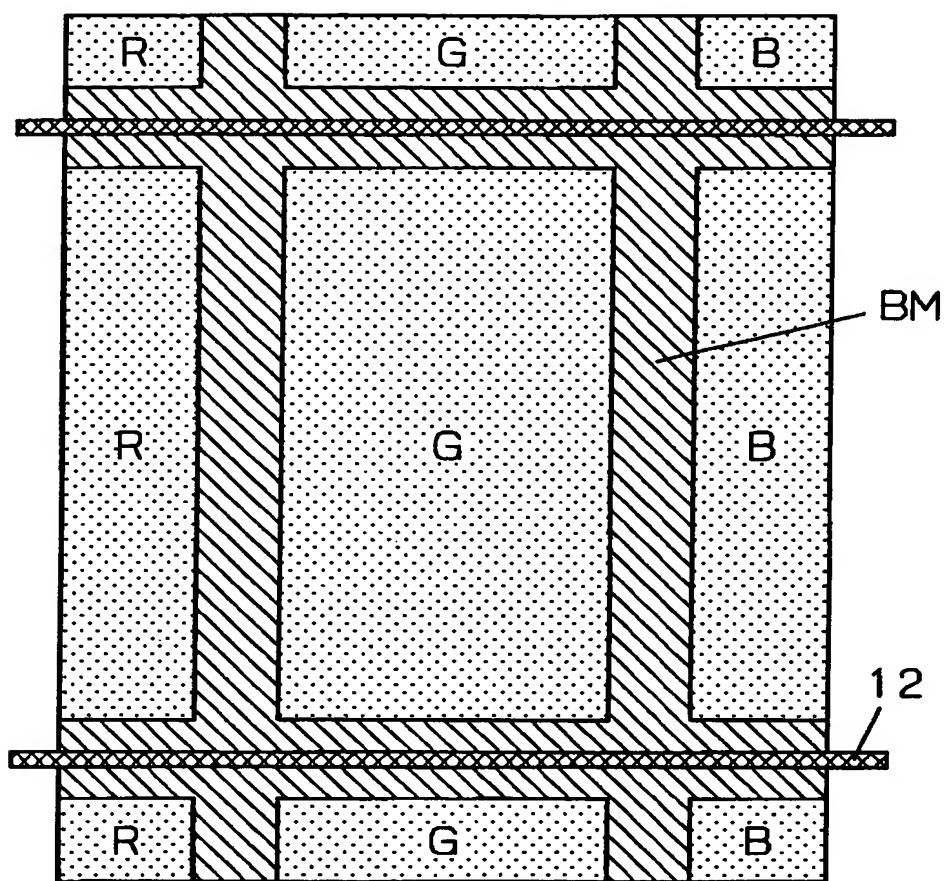
【図6】



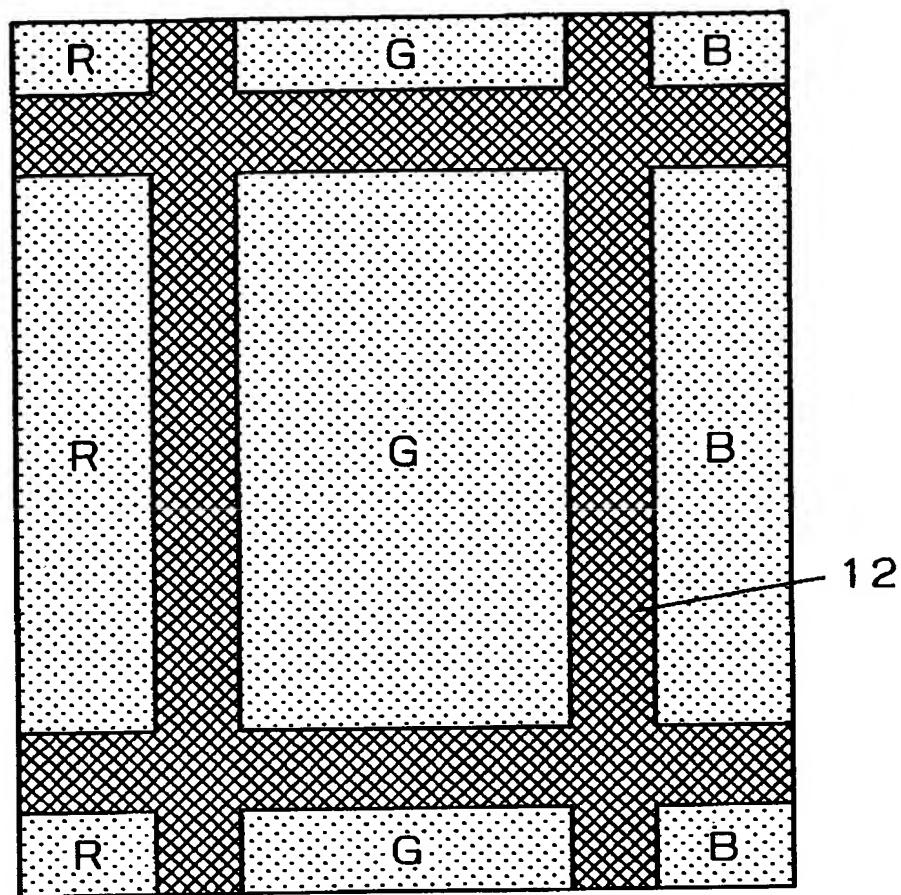
【図7】



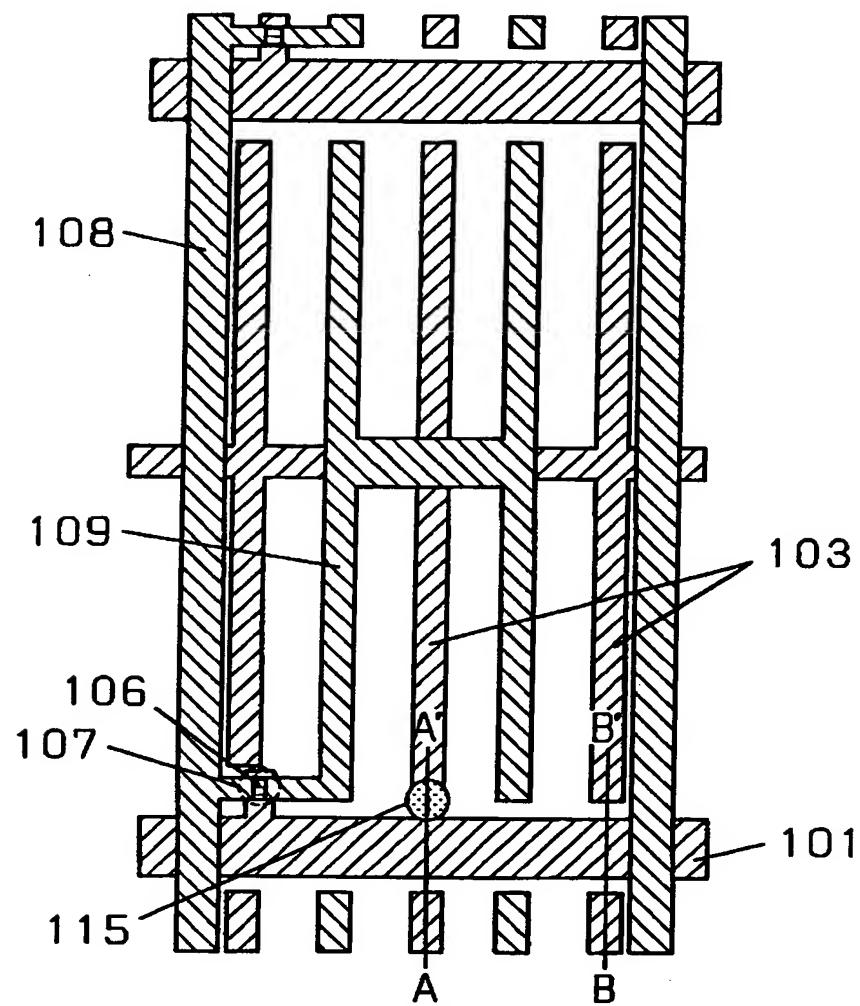
【図8】



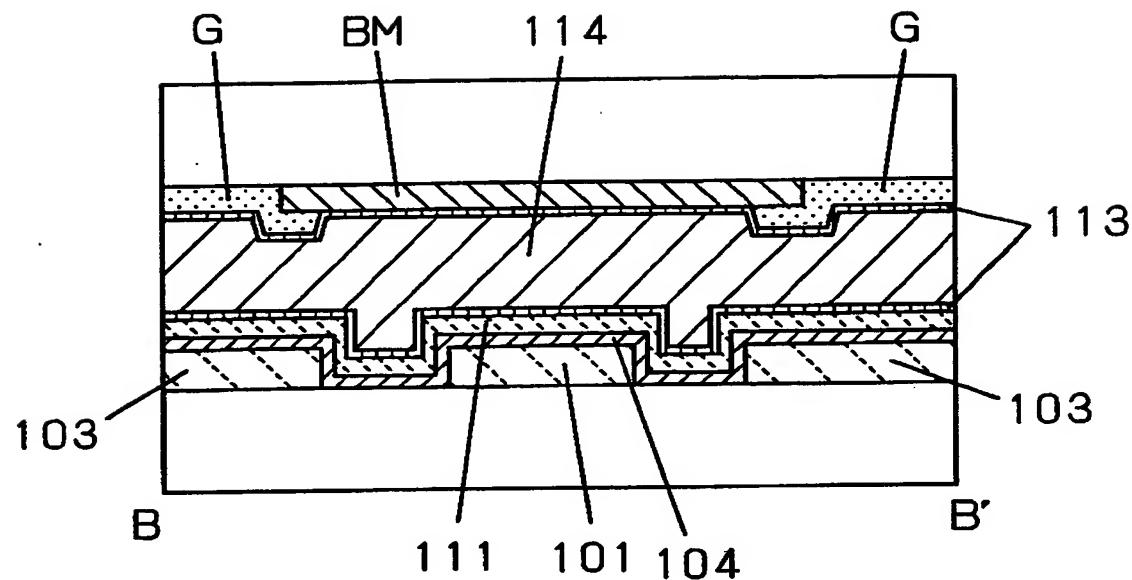
【図9】



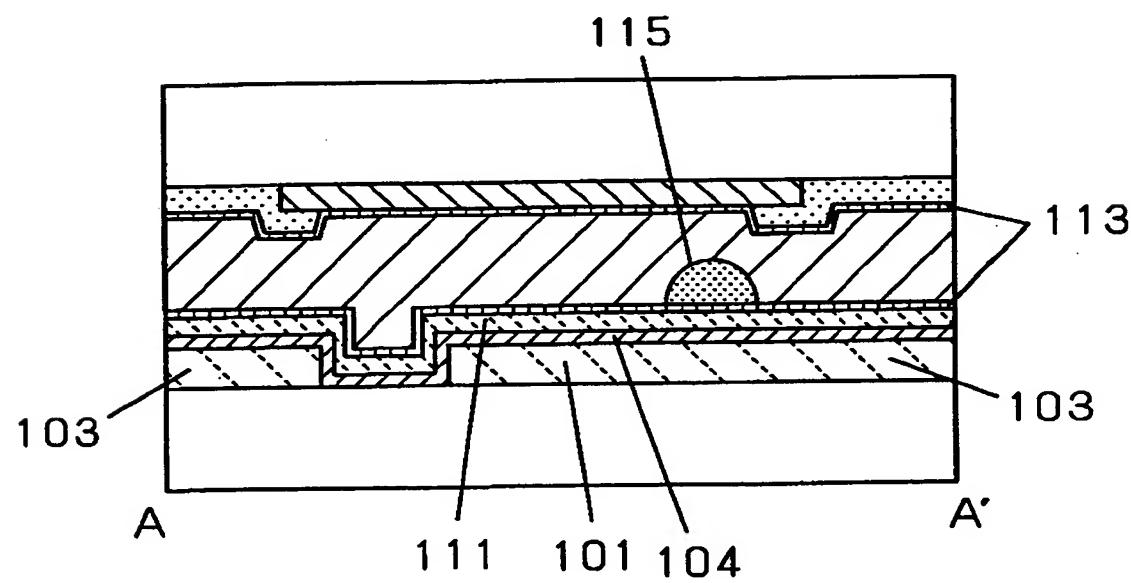
【図10】



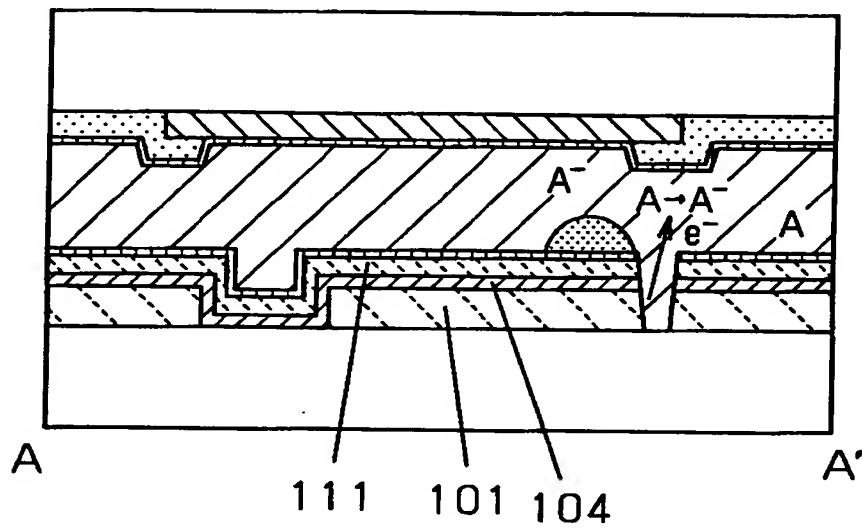
【図11】



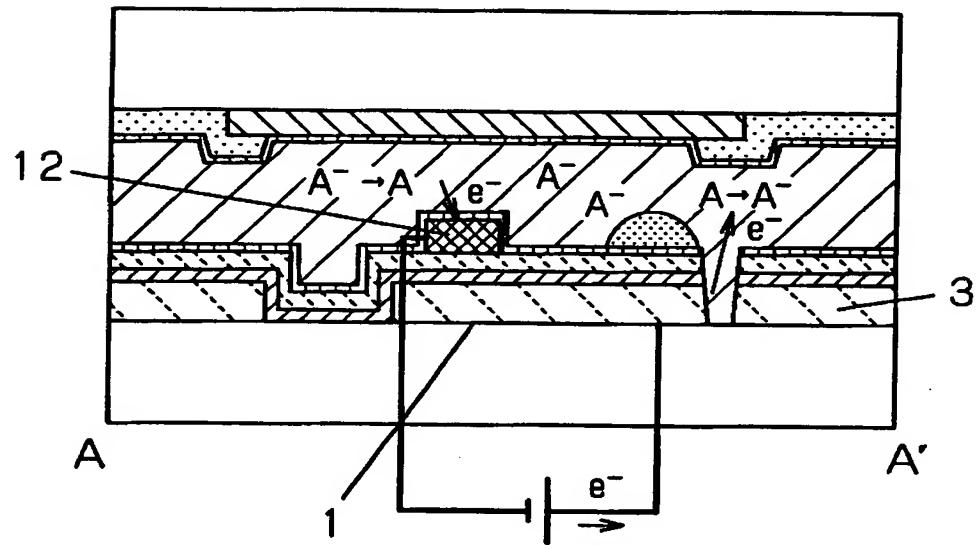
【図12】



【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 ゲート信号配線のショート不良に対しレーザーリペアを行ったり、ゲート絶縁層にピンホール等の欠損が存在する場合でも黒点むらが発生しにくいIPSモード液晶表示装置を提供する。

【解決手段】 一方の基板の対向面側に、マトリックス状に配置されたソース信号配線及びゲート信号配線、ソース信号配線とゲート信号配線の各交差点に対応して設けられたスイッチング素子、スイッチング素子に接続された画素電極、画素電極と対向するように形成された共通電極、共通電極を連結する共通配線、液晶層表面に形成された配向層とを備えた液晶表示パネルにおいて、各配線・各電極とは別に、すくなくとも一部が液晶層あるいは配向層に接するように中和電極を形成する。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社

